

R_TRIG: 检测信号上升沿

说明

使用“检测信号上升沿”指令，可以检测输入 CLK 的从“0”到“1”的状态变化。该指令将输入 CLK 的当前值与保存在指定实例中的上次查询（边沿存储位）的状态进行比较。如果该指令检测到输入 CLK 的状态从“0”变成了“1”，就会在输出 Q 中生成一个信号上升沿，输出的值将为 TRUE 或“1”一个周期。

在其它任何情况下，该指令输出的信号状态均为“0”。

将该指令插入程序中时，将自动打开“调用选项” (Call options) 对话框。在该对话框中，可以指定将边沿存储位存储在自身数据块中（单背景）或者作为局部变量存储在块接口中（多重背景）。

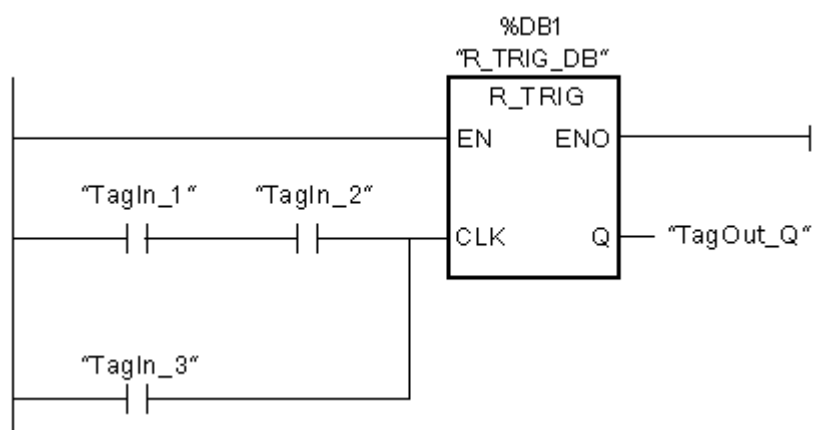
参数

下表列出了“检测信号上升沿”指令的参数：

参数	声明	数据类型	存储区	说明
EN	Input	BOOL	I、Q、M、D、L	使能输入
ENO	Output	BOOL	I、Q、M、D、L	使能输出
CLK	Input	BOOL	I、Q、M、D、L 或常数	到达信号，将查询该信号的边沿。
Q	Output	BOOL	I、Q、M、D、L	边沿检测的结果

示例

以下举例说明了该指令的工作原理：



输入 CLK 中变量的上一个状态存储在“R_TRIG_DB”变量中。如果在操作数“TagIn_1”和“TagIn_2”或在操作数“TagIn_3”中检测到信号状态从“0”变为“1”，则输出“TagOut_Q”的信号状态为“1”一个周期。